

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION  
EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la Propriété  
Intellectuelle  
Bureau international



(43) Date de la publication internationale  
20 octobre 2005 (20.10.2005)

PCT

(10) Numéro de publication internationale  
**WO 2005/098989 A1**

(51) Classification internationale des brevets<sup>7</sup> :  
**H01L 51/30**, 29/78, 49/00

(21) Numéro de la demande internationale :  
PCT/FR2005/000682

(22) Date de dépôt international : 21 mars 2005 (21.03.2005)

(25) Langue de dépôt : français

(26) Langue de publication : français

(30) Données relatives à la priorité :  
0402998 23 mars 2004 (23.03.2004) FR

(71) Déposant (pour tous les États désignés sauf US) : **ECOLE  
POLYTECHNIQUE DGAR** [FR/FR]; F-91128 Palaiseau  
Cedex (FR).

(72) Inventeurs; et

(75) Inventeurs/Déposants (pour US seulement) : **WADE,  
Travis** [US/FR]; 17, cité Bauer, F-75014 Paris (FR).  
**WEGROWE, Jean-Eric** [FR/FR]; 20 Chemin de la Croix  
Saint Jérôme, F-77123 Noisy sur Ecole (FR).

(74) Mandataires : **BURBAUD, Eric**. etc.; Cabinet Plasser-  
aud, 65/67, rue de la Victoire, F-75440 Paris Cedex 9 (FR).

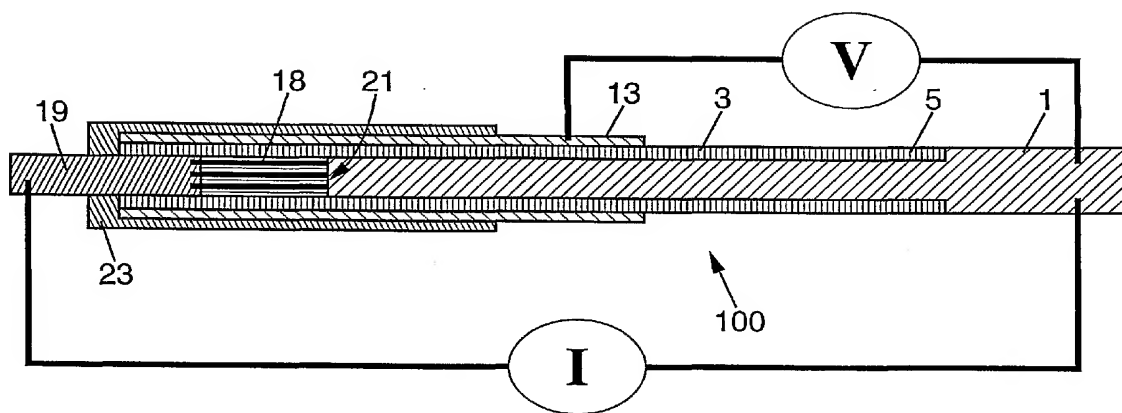
(81) États désignés (sauf indication contraire, pour tout titre de  
protection nationale disponible) : AE, AG, AL, AM, AT,  
AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO,  
CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB,  
GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG,  
KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG,  
MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH,  
PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM,  
TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM,  
ZW.

(84) États désignés (sauf indication contraire, pour tout titre de  
protection régionale disponible) : ARIPO (BW, GH,  
GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM,  
ZW), eurasien (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM),  
européen (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI,  
FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO,  
SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN,  
GQ, GW, ML, MR, NE, SN, TD, TG).

[Suite sur la page suivante]

(54) Title: METHOD FOR PRODUCING ELECTRONIC COMPONENTS AND ELECTRONIC COMPONENTS PRODUCE BY  
SAID METHOD

(54) Titre : PROCEDE DE FABRICATION DE COMPOSANTS ELECTRONIQUES ET COMPOSANTS ELECTRONIQUES  
OBTENUS PAR CE PROCEDE



(57) Abstract: The invention relates to a method for producing electronic components consisting in carrying out a first anodisation of a carrier material (1) for forming at least one first pore (3) extending in a first direction in said carrier material (1) and in carrying out a second anodisation for forming at least one second pore (17) extending in the carrier material (1) in a second direction different from the first direction.

(57) Abrégé : Il s'agit d'un procédé de fabrication de composants pour l'électronique dans lequel on réalise une première anodisation d'un matériau support (1) pour former au moins un premier pore (3) s'étendant, dans ce matériau support (1), dans une première direction. En outre, on réalise une deuxième anodisation pour former au moins un deuxième pore (17) s'étendant dans le matériau support (1) dans une deuxième direction différente de la première direction.

WO 2005/098989 A1



**Déclaration en vertu de la règle 4.17 :**

— *relative à la qualité d'inventeur (règle 4.17.iv)) pour US seulement*

**Publiée :**

— *avec rapport de recherche internationale*

*En ce qui concerne les codes à deux lettres et autres abréviations, se référer aux "Notes explicatives relatives aux codes et abréviations" figurant au début de chaque numéro ordinaire de la Gazette du PCT.*

**PROCEDE DE FABRICATION DE COMPOSANTS ELECTRONIQUES ET  
COMPOSANTS ELECTRONIQUES OBTENUS PAR CE PROCEDE**

L'invention concerne les procédés de réalisation de  
5 composants pour l'électronique et les composants  
électroniques obtenus par ce procédé.

On connaît déjà, par la demande de brevet  
FR 03 11959 des procédés de fabrication de composants pour  
l'électronique dans lesquels on réalise une première  
10 anodisation d'un matériau support pour former au moins un  
premier pore s'étendant, dans ce matériau support, dans une  
première direction.

Dans ces procédés, on met en oeuvre une anodisation  
d'un matériau pour former dans celui-ci, des pores adaptés  
15 pour recevoir un matériau actif. Par exemple, dans le  
document FR 03 11959, le matériau actif est un nanotube de  
carbone dont la croissance a été contrainte et orientée par  
la géométrie du pore dans lequel cette croissance a eu lieu.

Ces procédés visent à faciliter l'intégration de  
20 nano-structures dans un dispositif standard de la  
microélectronique (par exemple de type C-MOS).

De manière alternative, les inventeurs ont cherché à  
utiliser ce type de procédé de nano-fabrication en vue d'une  
intégration à des niveaux supérieurs.

25 Ainsi, selon un mode de mise en œuvre de l'invention  
on prévoit un procédé de fabrication de composants pour  
l'électronique dans lequel, outre les caractéristiques déjà  
mentionnées, on réalise une deuxième anodisation pour former  
au moins un deuxième pore s'étendant dans le matériau  
30 support dans une deuxième direction différente de la  
première direction.

Selon ce mode de mise en œuvre de l'invention les  
pores peuvent être exploités pour réaliser la croissance

et/ou l'organisation de nanobriques.

En outre, on obtient des pores orientés essentiellement selon au moins deux directions distinctes. Ceci facilite la mise en œuvre de traitements distincts  
5 selon les différentes orientations des pores. Il est alors ainsi possible d'attribuer aux pores de chacune de ces directions des fonctions différentes.

Par exemple, le ou les pores s'étendant selon la première direction peuvent être utilisés pour réaliser une  
10 fonction du composant électronique, par exemple la grille d'un transistor, tandis que le ou les pores s'étendant dans la deuxième direction peuvent être utilisés pour réaliser une deuxième fonction du composant, par exemple le drain d'un transistor.

15 Selon d'autres modes de mise en œuvre de l'invention, on a recours éventuellement à l'une et/ou à l'autres des dispositions suivantes :

- on forme un matériau isolant dans le premier pore, c'est-à-dire dans une première couche anodisée ;
- 20 - on forme un matériau actif dans le deuxième pore, c'est-à-dire une deuxième couche anodisée ; ce matériau actif est par exemple choisi parmi un semi-conducteur, un supraconducteur, un matériau magnétique et une structure carbonée ;
- 25 - on dépose par électrodéposition un matériau semi-conducteur dans le deuxième pore ; ce matériau semi-conducteur est par exemple transparent à la lumière ; il peut s'agir d'un matériau organique tel que du poly-pyrole ;
- 30 - le matériau support constitue à la fois une structure autoportante pour un composant et des moyens de contact électrique ; il est ainsi possible, grâce à l'invention d'obtenir une structure rigide qui peut être manipulée de manière autonome, sans l'aide d'un substrat tel

que ceux généralement utilisés en microélectronique conventionnelle ;

- on réalise un transistor dont les contacts source et drain se trouvent respectivement chacun à l'une des extrémités du deuxième pore et un contact de grille est réalisé par dépôt d'un matériau conducteur sur la couche superficielle ;

- le matériau support se présente sous la forme d'une portion de fil, nommé ci-dessous "fil-support", s'étendant longitudinalement parallèlement à la deuxième direction ; il s'agit là d'une forme tout à fait originale ; qui autorise une approche tridimensionnelle de la préparation des composants pour l'électronique ; on gagne ainsi au moins un degré de liberté dans les opérations mises en œuvre pour la fabrication de ces composants par rapport à ce qui est imposé par la géométrie planaire des composants sur substrat ; en outre, le diamètre du fil-support peut aisément être contrôlé jusqu'à des dimensions proches de quelques microns, par électro-polissage ;

- on forme une pluralité de pores, dont le premier pore, s'étendant chacun sensiblement sur l'épaisseur d'une couche superficielle du fil-support, radialement, c'est-à-dire perpendiculairement à la deuxième direction ; autrement dit, on forme ainsi la première couche anodisée ; cette couche superficielle peut alors être transformée en un matériau diélectrique adapté pour constituer la grille d'un transistor ; par exemple, si les contacts de source et de drain se trouvent respectivement chacun à l'une des extrémités du deuxième pore, un contact de grille peut être réalisé par dépôt d'un matériau conducteur sur la couche superficielle ;

- on enveloppe au moins un élément actif dans une matrice comprenant le matériau support ;

- on dépose dans l'un au moins des premier et deuxième pores, un matériau électriquement conducteur ;
  - on dépose dans l'un au moins des premier et deuxième pores un matériau optiquement conducteur ;
  - 5       - on dépose dans l'un au moins des premier et deuxième pores un matériau thermiquement conducteur ;
  - on réalise, en surface du matériau support, au moins une ligne d'un matériau choisi parmi un matériau électriquement conducteur, thermiquement conducteur et
  - 10 optiquement conducteur, pour connecter l'élément actif à un élément extérieur ;
  - le procédé met en œuvre un certain nombre d'opérations de traitement du matériau support toutes de même nature, par exemple il comprend au moins trois étapes
  - 15 de traitement en milieu liquide dont la première anodisation, la deuxième anodisation et une étape d'électrodéposition; et
- Ces étapes de traitement peuvent être mises en œuvre dans des conditions opératoires relativement peu
- 20 contraignantes. Ceci présente l'avantage par rapport aux procédés conventionnels de fabrication de composants pour la microélectronique de faciliter la mise en œuvre des procédés de fabrication de ces composants. En effet, les procédés conventionnels mettent en œuvre un certain nombre
- 25 d'opérations maintenant bien connues de l'Homme du Métier de la microélectronique telles que des dépôts de couches minces sur un substrat, des opérations de photolithographie, des microgravures, etc. Ces opérations nécessitent des moyens relativement lourds, mis en œuvre dans des salles blanches
- 30 et à l'aide de bâtis de dépôt et/ou de gravure sous ultravide. Ces procédés sont donc relativement coûteux et ils sont et seront d'autant plus coûteux que les composants pour l'électronique ont une échelle de taille de plus en

plus petite.

En outre, selon certains modes de mise en œuvre de l'invention, dans lesquels la structuration du composant est essentiellement imposée par un « moule » ou un « squelette »  
5 constitué par un réseau, organisé ou non, de nanopores, il est possible de s'affranchir complètement de la mise en œuvre d'opérations de lithographie.

Par rapport aux procédés conventionnels de fabrication de composants pour la microélectronique, ces  
10 modes de mise en œuvre de l'invention présentent un avantage économique, comme expliqué ci-dessus, mais également un avantage au plan de la physique même. En effet, pour la production de composants de plus en plus petits, les longueurs d'ondes utiles pour les lithographies passent du  
15 domaine optique au domaine électronique. Mais les moyens alors mis en œuvre sont difficilement compatibles avec une production de masse. Or selon les modes de mise en œuvre de l'invention ici envisagés, les échelles de la structuration sont essentiellement imposées par la chimie et/ou  
20 l'électrochimie des traitements effectués, qui agissent à l'échelle moléculaire. Il s'agit donc d'une approche alternative aux procédés conventionnels qui consiste à structurer des composants pour l'électronique à partir de nanobriques élémentaires telles que des atomes, des  
25 agrégats, des nanoparticules, des nanotubes, des nanobâtonnets, etc. Cette approche est dite « bottom-up », c'est-à-dire « par le bas » en référence à l'échelle des nanobriques élémentaires.

On connaît des procédés de l'art antérieur selon  
30 l'approche « bottom-up ». Il s'agit par exemple de réaliser des nanostructurations à partir de briques élémentaires à l'aide de pointes de microscopes à force atomique ou à effet tunnel ou par auto-assemblage dans des milieux de type sol-

gel, par électrodéposition, croissance catalytique sur nanocatalyseur, etc.

Certains des modes de mise en œuvre de l'invention présentés plus haut s'apparentent, par analogie, à une organisation sur la base d'un squelette. En effet, par sa structure organisationnelle, un squelette impose un assemblage fonctionnel des différents éléments qui le composent et confère à l'ensemble une structure mécanique rigide. Dans le cadre de l'invention, on forme également une structure rigide qui impose l'organisation ou l'auto-organisation, pendant leur croissance, de nanobriques élémentaires, tout en permettant, par sa rigidité mécanique, une manipulation ultérieure. En particulier, une telle structuration ne présente cependant pas les inconvénients d'une nanostructuration à l'aide de pointes de microscope à force atomique ou à effet tunnel qui ne semble pas actuellement compatible avec un procédé de production en masse de composants pour l'électronique.

Les modes de mise en œuvre de l'invention ne présentent pas non plus les inconvénients des techniques de structuration faisant appel à l'auto-assemblage qui connaissent des difficultés liées au manque de reproductibilité et à la manipulation des objets formés par l'auto-assemblage. En outre, les connexions des objets auto-assemblés aux circuits électroniques traditionnels, nécessitent la mise en œuvre de techniques conventionnelles de la micro électronique déjà évoquées, et donc avec les inconvénients précités.

Selon un autre aspect l'invention concerne un composant pour l'électronique obtenu par le procédé mentionné ci-dessus.

Selon un exemple de mode de réalisation, ce composant comporte un élément de matériau support avec au



moins un premier pore s'étendant dans une première direction et au moins un deuxième pore s'étendant dans une deuxième direction différente de la première direction.

Selon d'autres exemples de modes de réalisation, ce  
5 composant comporte l'une et/ou l'autre des dispositions suivantes :

- le deuxième pore est au moins partiellement rempli d'un matériau actif, choisi par exemple parmi un conducteur, un semi-conducteur, un supraconducteur, un matériau  
10 magnétique et une structure carbonée ; ce matériau actif peut être transparent à la lumière ; dans ce cas il s'agit par exemple d'un matériau organique ;

- un premier contact électrique est réalisé entre le matériau actif et le matériau support, au fond du deuxième  
15 pore ;

- le matériau support constitue à la fois une structure autoportante pour le composant et des moyens de contact électrique ;

- l'élément de matériau support se présente sous la  
20 forme d'une portion de fil-support s'étendant longitudinalement parallèlement à la deuxième direction ; cette portion de fil-support comporte, au niveau du deuxième pore, une couche superficielle constituée d'un matériau électriquement isolant ; et un deuxième contact électrique,  
25 radialement externe par rapport à la couche superficielle, est réalisé sur cette couche superficielle ; et

- le composant comporte au moins un élément actif connecté à la surface du matériau support via les premier et deuxième pores.

30 D'autres aspects, buts et avantages de l'invention apparaîtront à la lecture de la description de plusieurs exemples de ses modes de réalisation et/ou de mise en oeuvre.

L'invention sera également mieux comprise à l'aide des dessins sur lesquels :

- la figure 1 représente schématiquement l'évolution d'un composant au cours de différentes étapes de préparation d'un exemple de mode de mise en œuvre du procédé selon l'invention ;

- la figure 2 représente schématiquement un exemple de matériel mis en œuvre au cours des étapes d'anodisation du procédé représenté sur la figure 1 ;

- la figure 3 représente schématiquement l'évolution d'un composant au cours de différentes étapes de préparation d'un autre exemple de mode de mise en œuvre du procédé selon l'invention ; et

- la figure 4 représente schématiquement un autre exemple de composant conforme à la présente invention.

Un premier exemple de mode de mise en œuvre du procédé selon l'invention est présenté ci-dessous en relation avec les figures 1 et 2.

Selon cet exemple de mode de mise en œuvre, le procédé comporte essentiellement dix étapes illustrées chacune respectivement par les figures 1-1 à 1-10.

L'exemple de procédé présenté ci-dessous est appliqué à la réalisation d'un transistor à partir d'un matériau support 1 constitué d'un fil d'aluminium. Ce fil d'aluminium est par exemple un fil de 12 microns de diamètre que l'on trouve sans difficulté dans le commerce. Une portion de quelques centimètres de long est prélevée sur ce fil. Le diamètre de cette portion de fil est éventuellement ajusté par électropolissage jusqu'à moins de 1 micron. A titre d'exemple, l'électropolissage est effectué en imposant une tension de + 8 volts entre le fil-support, connecté à une première électrode 7, et une deuxième électrode 9, comme illustré sur la figure 2. Sur cette figure 2, on a

représenté le matériau support 1 connecté à la première électrode 7. Le fil constitutif du matériau support se trouve sensiblement au centre et perpendiculaire au plan d'une boucle constitutive de la deuxième électrode 9.

5 L'ensemble constitué du matériau support et des première 7 et deuxième 9 électrodes, est immergé dans un bain d'électrolyte dont le mélange homogène est assuré par un agitateur 11. Pour l'électropolissage, l'électrolyte est constitué d'un mélange de 25% d'acide chlorhydrique ( $\text{HClO}_4$  à 10 70%) et de 75% d'éthanol. Dans ces conditions, la vitesse de dissolution de l'aluminium est sensiblement de 1,5 microns par seconde.

Selon une variante, une tension de +20 volts est appliquée pendant 10 minutes, dans un électrolyte constituée d'acide sulfurique  $\text{H}_2\text{SO}_4$  à 70%. On a alors une vitesse d'anodisation de 50 nm/mn environ.

Comme représenté sur la figure 1-2, le matériau support 1 subit ensuite une anodisation pour former un premier réseau de pore 3 s'étendant essentiellement radialement sur l'épaisseur d'une couche superficielle 5.

Cette étape d'anodisation radiale reprend le montage illustré par la figure 2. Une tension de + 40 volts est appliquée pendant 2 à 3 minutes entre les première 7 et deuxième 9 électrodes. L'électrolyte est constitué d'acide oxalique 0,3 molaire. Dans ces conditions, on obtient une vitesse d'anodisation de 200 nm/mn environ.

A l'issue de cette étape d'anodisation, la partie du matériau support 1 immergé dans l'électrolyte comporte une couche superficielle 5 d'environ 400 nanomètres d'épaisseur constituée d'alumine  $\text{Al}_2\text{O}_3$ . Mis à part à l'extrémité 6 de la partie immergée du matériau support 1, les pores du premier réseau 3 sont orientés essentiellement perpendiculairement à l'axe longitudinal du fil.

Comme représenté sur la figure 1-3, une partie de l'extrémité anodisée du matériau support 1 est recouverte, par pulvérisation cathodique, d'une couche d'or 13. Cette couche d'or 13 fait environ 80 nanomètres d'épaisseur. Elle  
5 est destinée à former un contact de grille pour le transistor en cours de fabrication.

Comme représenté sur la figure 1-4, une couche d'isolant 15 est appliquée sur la couche d'or 13. Cette couche d'isolant 15 est par exemple réalisée avec un vernis.  
10 Elle est destinée à protéger, au moins électriquement, la partie radiale de la couche superficielle 5 et la couche d'or 13 au cours des étapes ultérieures.

Comme représenté sur la figure 1-5, l'extrémité 6 est sectionnée, au-delà de la partie de la couche superficielle 5 formée à l'extrême pointe du matériau support 1. Ainsi, l'aluminium est à nouveau à nu à chacune  
15 des extrémités longitudinales du matériau support 1.

Comme représenté sur la figure 1-6, le substrat support 1 subit alors une étape d'électropolissage. A titre  
20 d'exemple, cette étape d'électropolissage est réalisée avec un montage tel que celui de la figure 2, dans les conditions suivantes : tension entre les première 7 et deuxième 9 électrodes + 8 volts, électrolyte constitué d'un mélange de 25% d'acide chlorhydrique ( $\text{HClO}_4$  à 70%) et de 75% d'éthanol,  
25 pendant 10 secondes. Dans ces conditions, on a dissous environ 15 microns d'aluminium à l'extrémité 16.

Comme représenté sur la figure 1-7, le substrat support 1 subit ensuite une deuxième anodisation. A titre  
d'exemple, cette deuxième anodisation est réalisée avec un  
30 montage tel que celui illustré par la figure 2, dans les conditions suivantes : tension entre les première 7 et deuxième 9 électrodes + 40 volts, pendant 10 à 20 minutes, dans un électrolyte constitué d'acide oxalique 0,3 molaire.

Dans ces conditions, on obtient une vitesse d'anodisation d'environ 200 nanomètres par minute. Au cours de cette deuxième anodisation, un deuxième réseau 17 de pores est formé. Etant donné que la partie immergée dans la solution électrolytique d'anodisation est protégée par la couche d'isolant 15, sauf au niveau de la pointe électropolie à l'étape précédente, les pores du deuxième réseau 17 sont orientés essentiellement parallèlement à l'axe longitudinal du matériau support 1.

Le diamètre interne de ces pores peut être contrôlé. Par exemple, selon les conditions expérimentales, on pourra obtenir des pores dont le diamètre interne est compris entre 10 et 50 nanomètres. De même, leur longueur peut être contrôlée, par exemple, entre quelques nanomètres et quelques dizaines de micromètres.

Comme représenté sur la figure 1-8, un matériau actif 18 est formé dans les pores du deuxième réseau 17. Ce matériau actif peut être un semi-conducteur, un supraconducteur, un matériau magnétique ou une structure carbonée par exemple. Plusieurs exemples de matériau actif 18 sont donnés ci-dessous, avec leurs conditions d'électrodéposition respectives, dans les pores du deuxième réseau 17.

Pour la réalisation de nanofils d'or :

- tension entre la première 7 et la deuxième 9 électrodes : 0 volt, relativement à une électrode de référence Ag/AgCl (non représentée sur la figure 2).

- électrolyte : 4 grammes par litre d'AuCl et 100 grammes par litre de NaCl.

Pour des nanofils de nickel :

- tension entre la première 7 et la deuxième 9 électrodes : -1 volt, relativement à une électrode de référence Ag/AgCl (non représentée sur la figure 2).

- électrolyte : 120 grammes par litre de  $\text{NiSO}_4$  et 30 grammes par litre d' $\text{H}_3\text{BO}_3$ .

Chaque pore du deuxième réseau 17 comporte alors un nanofil de nickel de 10 à 50 nanomètres de diamètre et de 5 0,4 à 50 microns de long.

Pour des nanofils de cuivre :

- tension entre la première 7 et la deuxième 9 électrodes : -0,3 volt, relativement à une électrode de référence Ag/Agcl (non représentée sur la figure 2).

10 - électrolyte : 30 grammes par litre de  $\text{CuSO}_4$  et 30 grammes par litre d' $\text{H}_3\text{BO}_3$ .

Pour des nanofils de cobalt :

- tension entre la première 7 et la deuxième 9 électrodes : -1 volt, relativement à une électrode de 15 référence Ag/Agcl (non représentée sur la figure 2).

- électrolyte : 120 grammes par litre de  $\text{CoSO}_4$ .

Pour des nanofils d'oxyde de cuivre ( $\text{Cu}_2\text{O}$ ) :

- tension entre la première 7 et la deuxième 9 électrodes : -0,3 volt, relativement à une électrode de 20 référence Ag/Agcl (non représentée sur la figure 2).

- électrolyte : 5 grammes par litre de  $\text{CuSO}_4$  et 70 grammes par litre de pyrophosphate, pH = 11.

Pour des nanofils de sélénium :

- tension entre la première 7 et la deuxième 9 25 électrodes : -0,7 volts, relativement à une électrode de référence Ag/Agcl (non représentée sur la figure 2).

- électrolyte : 5 grammes par litre de  $\text{SeO}_2$  et acide sulfurique ( $\text{H}_2\text{SO}_4$  à 10%).

Pour des nanofils de tellure :

30 - tension entre la première 7 et la deuxième 9 électrodes : -0,7 volts, relativement à une électrode de référence Ag/Agcl (non représentée sur la figure 2).

- électrolyte : 2 grammes par litre de  $\text{TeO}_2$  et acide

sulfurique ( $\text{H}_2\text{SO}_4$  à 10%).

Pour des nanofils d'oxyde de zinc :

- tension entre la première 7 et la deuxième 9 électrodes : -0,45 volt, relativement à une électrode de référence Ag/AgCl (non représentée sur la figure 2).

- électrolyte :  $\text{ZnNO}_3$  0,03 molaire.

Pour des nanofils de polypyrrole :

- tension entre la première 7 et la deuxième 9 électrodes : +0,85 volt, relativement à une électrode de référence Ag/AgCl (non représentée sur la figure 2).

- électrolyte : pyrrole 0,1 molaire et  $\text{LiClO}_4$  0,1 molaire.

Comme représenté sur la figure 1-9, un isolant 23, analogue à l'isolant 15, est déposé au niveau de l'extrémité 6. Un contact 19 est alors électrodéposé à l'extrémité 6 du matériau support 1. Ce contact est par exemple constitué de cuivre. A titre d'exemple, les conditions d'électrodéposition du cuivre peuvent être les suivantes :

- tension entre la première 7 et la deuxième 9 électrodes de -0,3 volt, à partir d'un électrolyte constitué de 30 grammes par litre de  $\text{CuSO}_4$  tamponné avec 30 grammes par litre de  $\text{H}_3\text{BO}_3$  ayant un pH de 3,6.

Les nanofils de nickel du matériau actif 18 constituent alors le drain d'un transistor 100 (voir figure 1-10). Ces nanofils sont en contact électrique avec l'aluminium du matériau support 1 au niveau d'une interface 21.

Une tension de grille peut alors être mesurée entre le matériau support 1 et la couche d'or 13 constitutive de l'électrode de grille, tandis qu'un courant est appliqué de part et d'autre du drain, entre le contact 19 et le reste du matériau support 1, au niveau de l'interface 21.

Selon des variantes, le matériau actif 18 est

constitué :

- d'un semi-conducteur transparent obtenu par le procédé décrit dans "Growth of ZnO nanowires by electrochemical deposition into porous alumina on silicon substrates", Yuldashev SU, Choi SW, Kang TW, Nosova LA, Journal of the Korean Physical Society 42 S216-218 Suppl. Feb 2003 ; ou "Room-temperature ultraviolet light-emitting zinc oxide micropatterns prepared by low-temperature electrodeposition and photoresist", Izaki M, Watase S, Takahashi H, Applied Physics Letters 83(24) p 4930-4932 December 15 2003 ;
- de nanofils de silicium obtenus par le procédé décrit dans "Template-directed vapor-liquid-solid growth of silicon nanowires" Lew KK, Reuther C, Carim AH, Redwing JM, Martin BR, Journal of Vacuum Science and Technology 20(1) p 389-392 Jan 2002 ;
- de diodes obtenues selon le procédé de croissance décrit dans "Electrochemical fabrication of cadmium Chalcogenide microdiode arrays", Klen JD, Herrick RD, Palmer D, Sailor MJ, Brumlik CJ, Martin CR, Chemistry of Materials 5(7) p 902-904 July 1993.
- de nanotubes de carbone réalisés selon le procédé de croissance décrit dans "Coulomb blockade in a single tunnel junction directly connected to a multiwalled carbon nanotube", Haruyama J., Takesue I. and Sato Y., Appl. Phys. Lett. 77, 2000, P 2891 ou dans "Spin dependent magnetoresistance and spin-charge separation in multiwall carbone nanotubes", X. Hoffer, Ch. Klinke, J-M. Bonard, J-E. Wegrowe, cond-mat/0303314.
- d'un semi-conducteur organique obtenu par le procédé décrit dans "Self-assembly and autopolymerization of pyrrol and characteristics of electrodeposition of polypyrrole on roughened Au (111) modified by



underpotentially deposited copper", Liu Y-C, Chuang TC, Journal of Physical Chemistry B 104, p 9802-9807, 2003 ;

On pourra aussi s'inspirer pour le dépôt de nanofils métalliques dans les pores du deuxième réseau 17 du procédé de croissance décrit dans "Template synthesis of nanowires in porous polycarbonate membranes: electrochemistry and morphology", Schonenberger C, VanderZande BMI, Fokkink LGJ, Henny M, Schmid C, Kruger M, Bachtold A, Huber R, Birk H, Stoufer U, Journal of Physical Chemistry B 101 (28): 5497-5505 JUL 10 1997.

De nombreuses variantes peuvent être envisagées à l'électrodéposition ou au dépôt en solution du matériau actif 18. Des nanotubes de carbone peuvent être déposés par dépôt chimique en phase vapeur, à 600 degrés, sous 20 millibars d'acétylène. Des nanofils de silicium peuvent être déposés en phase vapeur, à 500 degrés, à partir de  $\text{SiH}_4$  sous 0,65 Torr, etc.

Selon un deuxième exemple de mise en œuvre du procédé selon l'invention représenté sur les figures 3-1 à 3-12, on met en œuvre un procédé essentiellement analogue à celui décrit en relation avec les figures 1-1 à 1-10 à la différence de la première étape d'électropolissage. En effet, au cours de cette première étape d'électropolissage, un fil-support de 120 microns de diamètre est effilé jusqu'à obtenir une pointe inférieure à 5 microns.

Ce mode de mise en œuvre illustre les possibilités d'intégration de composants électroniques, offertes par le procédé selon l'invention.

Les différentes étapes du procédé correspondant aux figures 3-2 à 3-9 correspondent respectivement à celles illustrées par les figures 1-1 à 1-8.

Comme représenté à la figure 3-10, un isolant 23 est déposé au niveau de l'extrémité 6.

Comme représenté sur la figure 3-11, un contact 19 est ensuite électrodéposé à l'extrémité 6 du matériau support 1 (la figure 3-11 et l'étape correspondante sont analogues à la figure 1-9 et l'étape qu'elle illustre).

5 Le montage de la figure 3-12 est analogue à celui de la figure 1-10.

Un autre exemple de mode de réalisation d'un composant 100 conforme à la présente invention est représenté sur la figure 4. Ce composant 100 comporte des  
10 éléments actifs 50. Ces éléments actifs 50 sont des éléments nanoélectroniques. Ils comportent des terminaisons nanométriques 51 permettant de les relier électriquement et/ou thermiquement et/ou optiquement à une interface macroscopique.

15 Conformément à un exemple de mode de mise en œuvre du procédé selon l'invention, ces éléments actifs 50 sont intégrés dans une matrice 52 au moins partiellement formée d'un matériau support 1. Ce matériau support 1 est par exemple de l'aluminium. Les éléments actifs 50 sont  
20 prédisposés sur une structure d'accueil (non représentée) avant d'être enveloppés par le matériau support 1.

Un masque (non représenté) est ensuite réalisé sur les faces de la matrice 52, par exemple par des techniques connues de photolithographie.

25 La matrice 52 est ensuite anodisée par exemple selon l'une des manières indiquées en relation avec les modes de mise en œuvre précédents. On procède ainsi à au moins deux anodisations pour former respectivement des pores dans les première et deuxième directions. Ces pores 17 permettent  
30 d'atteindre les terminaisons nanométriques 51.

Un matériau actif 18 est ensuite déposé, par exemple par électrodéposition, dans les pores 3, 17. Le choix de la valeur et de l'orientation du potentiel électrolytique, lors

de cette étape d'électrodéposition, permet de déposer le matériau actif 18 sélectivement dans certains pores 3, 17, par exemple ceux joignant effectivement une terminaison nanométrique 51.

5 Les extrémités des pores 3, 17 débouchant en surface de la matrice 52 sont éventuellement connectées grâce à des pistes 53 destinées à une connexion à une interface macroscopique. Ces pistes 53 elles-mêmes peuvent être réalisées en surface de la matrice 52 à une échelle plus  
10 grande que celle des terminaisons nanométriques 51. Il peut s'agir notamment de pistes submicroniques ou microniques réalisées grâce à des procédés de lithographie optique connus de l'Homme du Métier.

Des pistes 53 peuvent être réalisées sur toutes les  
15 faces du composant 100. Certaines de ces pistes 53 peuvent être dédiées à une conduction et une connexion thermiques, tandis que d'autres peuvent être dédiées à une conduction et une connexion électriques et/ou tandis que d'autres encore peuvent être dédiées à une conduction et une connexion  
20 optiques. Par exemple, certaines permettent de contacter électriquement un élément actif tel qu'un transistor d'une unité de mémoire par ses "world lines" et/ou "read lines", tandis que ce même élément actif 50 peut être connecté thermiquement à un bain thermique. Dans le cas où l'élément  
25 actif 50 est un élément Pelletier, celui-ci peut être relié à une batterie. Des capteurs optiques peuvent être également placés directement à la surface de la matrice 52.

On peut ainsi évacuer la chaleur fournie par un élément actif 50 ou, au contraire, produire un courant  
30 électrique à partir de différences de température.

**REVENDEICATIONS**

1. Procédé de fabrication de composants pour l'électronique dans lequel on réalise une première  
5 anodisation d'un matériau support (1) pour former au moins un premier pore (3) s'étendant, dans ce matériau support (1), dans une première direction caractérisé par le fait qu'en outre on réalise une deuxième anodisation pour former au moins un deuxième pore (17) s'étendant dans le matériau  
10 support (1) dans une deuxième direction différente de la première direction.

2. Procédé selon la revendication 1, dans lequel on forme un matériau isolant dans le premier pore (3).

3. Procédé selon l'une des revendications  
15 précédentes, dans lequel on forme un matériau actif (18) dans le deuxième pore (17).

4. Procédé selon la revendication 3, dans lequel le matériau actif (18) est choisi parmi un conducteur, un semi-conducteur, un supraconducteur, un matériau magnétique et  
20 une structure carbonée.

5. Procédé selon l'une des revendications 3 et 4, dans lequel on dépose par électrodéposition le matériau actif (18) dans le deuxième pore (17).

6. Procédé selon la revendication 5, dans lequel le  
25 matériau actif est un matériau semi-conducteur transparent à la lumière.

7. Procédé selon la revendication 6, dans lequel le matériau semi-conducteur est un matériau organique.

8. Procédé selon l'une des revendications  
30 précédentes, dans lequel le matériau support (1) constitue à la fois une structure autoportante pour un composant (100) et des moyens de contact électrique.

9. Procédé selon l'une des revendications

précédentes, dans lequel on réalise un transistor (100) dont les contacts source et drain se trouvent respectivement chacun à l'une des extrémités du deuxième pore (17) et un contact de grille est réalisé par dépôt d'un matériau conducteur (13) sur la couche superficielle (5).

10. Procédé selon l'une des revendications précédentes, dans lequel le matériau support (1) se présente sous la forme d'une portion de fil s'étendant longitudinalement parallèlement à la deuxième direction.

11. Procédé selon la revendication 10, dans lequel on forme une pluralité de pores, dont le premier pore, s'étendant chacun sensiblement sur l'épaisseur d'une couche superficielle (5) du fil, radialement perpendiculairement à la deuxième direction.

12. Procédé selon la revendication 11, dans lequel la couche superficielle (5) du fil constitue une couche de matériau diélectrique.

13. Procédé selon l'une des revendications 1 à 8, dans lequel on enveloppe au moins un élément actif dans une matrice comprenant le matériau support (1).

14. Procédé selon la revendication 13, dans lequel on dépose dans l'un au moins des premier (3) et deuxième (17) pores, un matériau électriquement conducteur.

15. Procédé selon l'une des revendications 13 et 14, dans lequel on dépose dans l'un au moins des premier (3) et deuxième (17) pores un matériau thermiquement conducteur.

16. Procédé selon l'une des revendications 13 à 15, dans lequel on dépose dans l'un au moins des premier (3) et deuxième (17) pores un matériau optiquement conducteur.

17. Procédé selon l'une des revendications 13 à 16, dans lequel on réalise, en surface du matériau support (1), au moins une ligne d'un matériau choisi parmi un matériau électriquement conducteur, thermiquement conducteur et

optiquement conducteur, pour connecter l'élément actif à un élément extérieur.

18. Procédé selon l'une des revendications précédentes, comprenant au moins trois étapes de traitement  
5 en milieu liquide dont la première anodisation, la deuxième anodisation et une étape d'électrodéposition.

19. Composant pour l'électronique obtenu par le procédé selon l'une des revendications précédentes, comportant un élément de matériau support (1) avec au moins  
10 un premier pore s'étendant dans une première direction et au moins un deuxième pore (17) s'étendant dans une deuxième direction différente de la première direction.

20. Composant selon la revendication 19, dans lequel le deuxième pore (17) est au moins partiellement rempli d'un  
15 matériau actif (18).

21. Composant selon la revendication 20, dans lequel le matériau actif (18) est choisi parmi un conducteur, un semi-conducteur, un supraconducteur, un matériau magnétique et une structure carbonée.

20 22. Composant selon l'une des revendications 20 et 21, dans lequel le matériau actif (18) est transparent à la lumière.

23. Composant selon l'une des revendications 20 à 22, dans lequel le matériau actif (18) est un matériau  
25 organique.

24. Composant selon l'une des revendications 20 à 23, dans lequel un premier contact électrique est réalisé entre le matériau actif et le matériau support, au fond du deuxième pore.

30 25. Composant selon l'une des revendications 19 à 24, dans lequel le matériau support constitue à la fois une structure autoportante pour le composant et des moyens de contact électrique (21).

26. Composant selon l'une des revendications 19 à 25, dans lequel l'élément de matériau support (1) se présente sous la forme d'une portion de fil s'étendant longitudinalement parallèlement à la deuxième direction.

5           27. Composant selon la revendication 26, dans lequel la portion de fil comporte, au niveau du deuxième pore (17), une couche superficielle (5) constituée d'un matériau électriquement isolant.

10           28. Composant selon la revendication 27, dans lequel un deuxième contact électrique, radialement externe par rapport à la couche superficielle (5), est réalisé sur cette couche superficielle (5).

15           29. Composant selon l'une des revendications 19 à 25 comprenant au moins un élément actif connecté à la surface du matériau support (1) via les premier (3) et deuxième (17) pores.

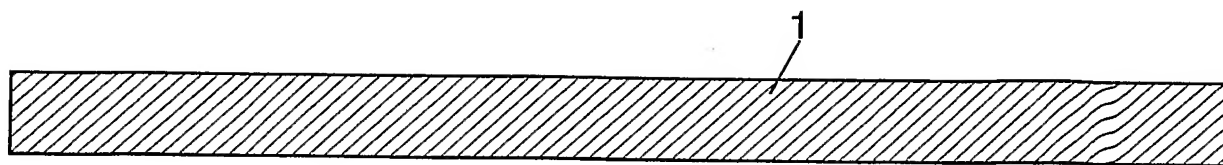


FIG. 1-1

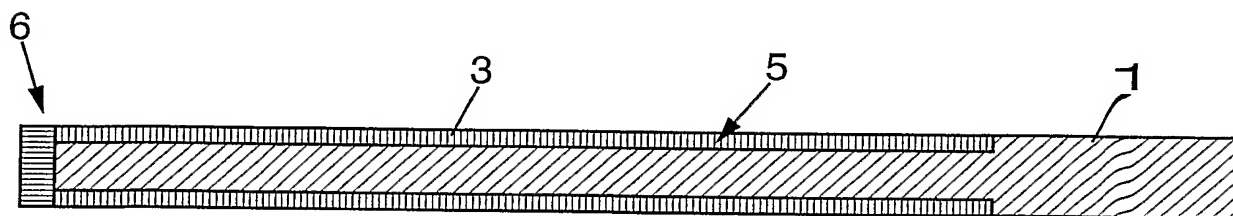


FIG. 1-2

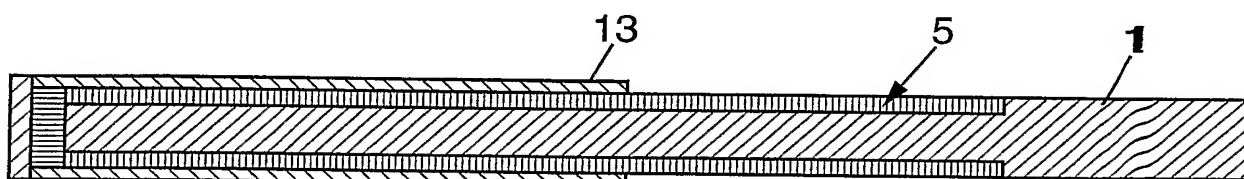


FIG. 1-3

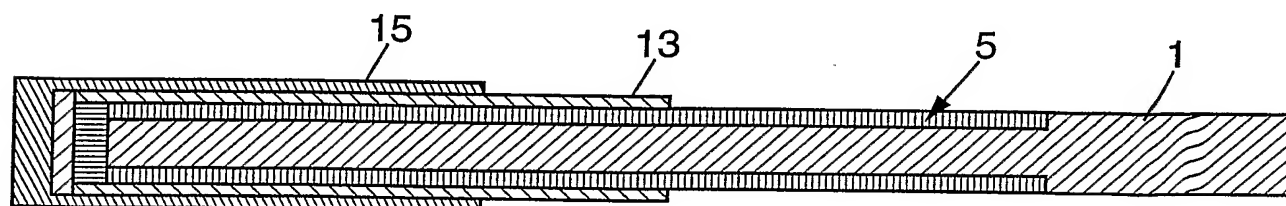


FIG. 1-4



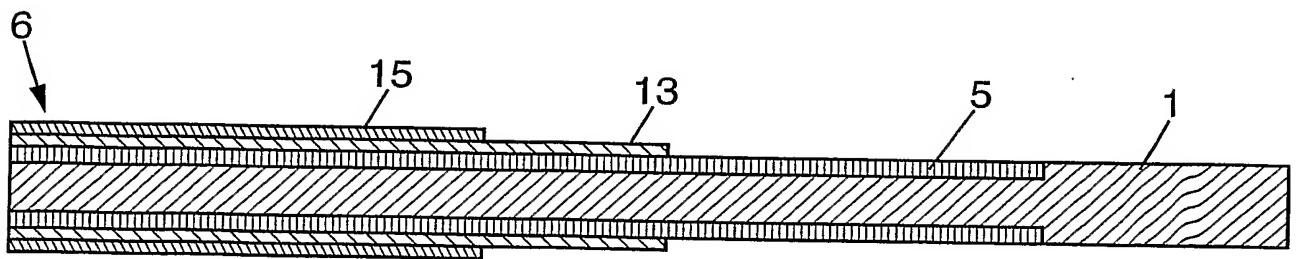


FIG. 1-5

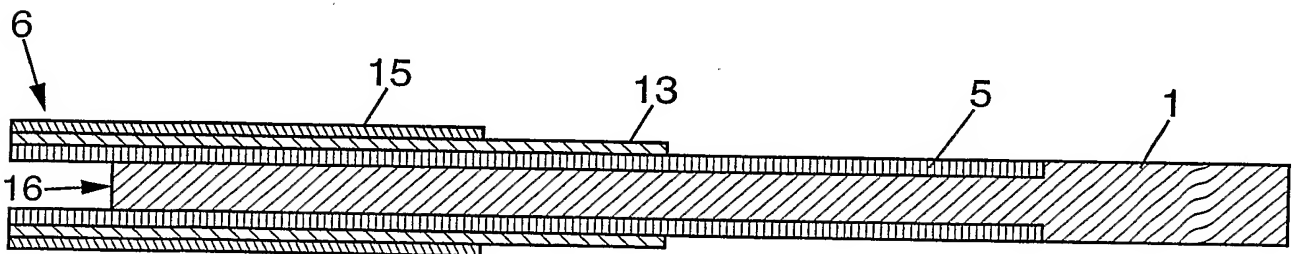


FIG. 1-6

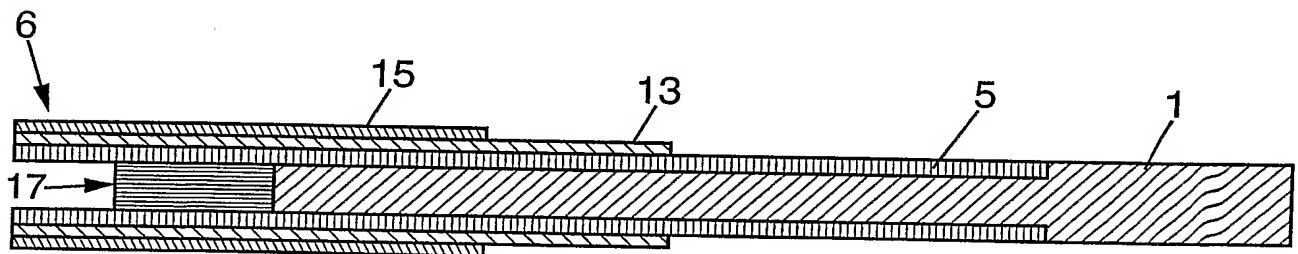


FIG. 1-7

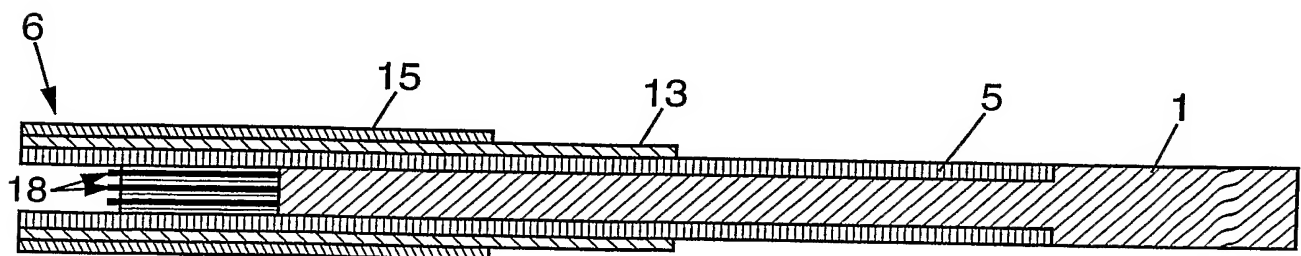


FIG. 1-8

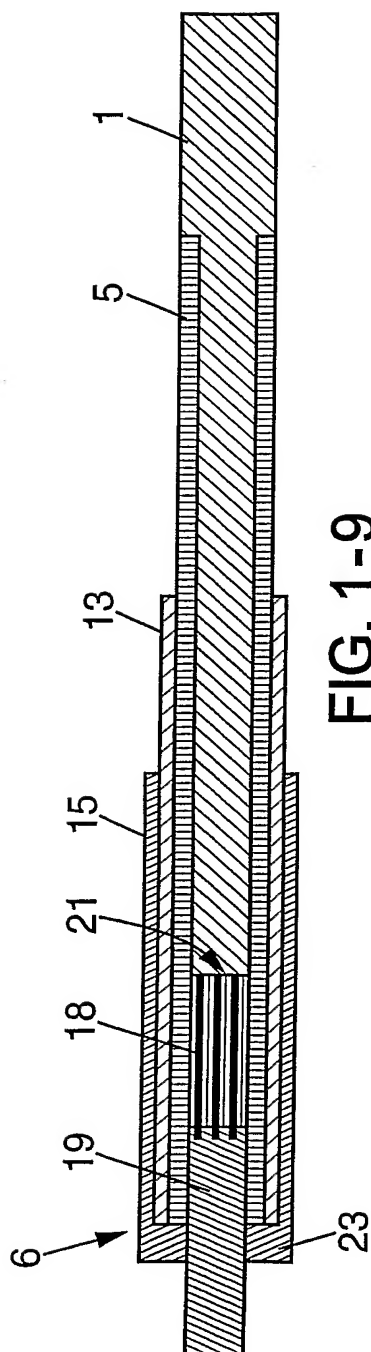


FIG. 1-9

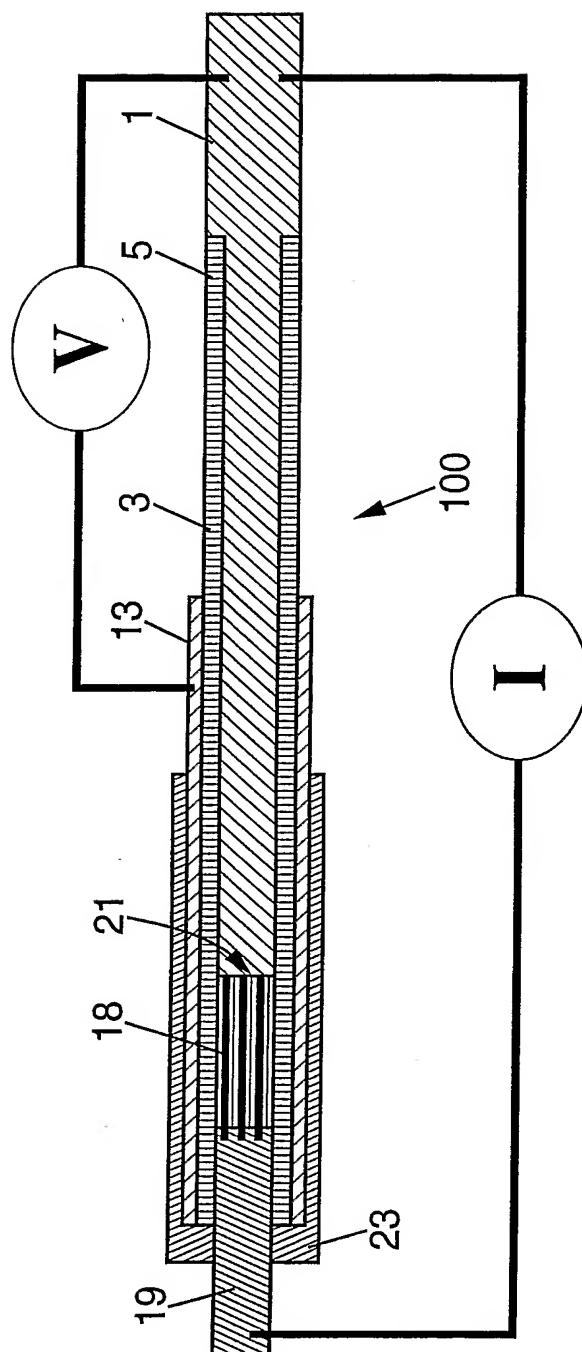


FIG. 1-10

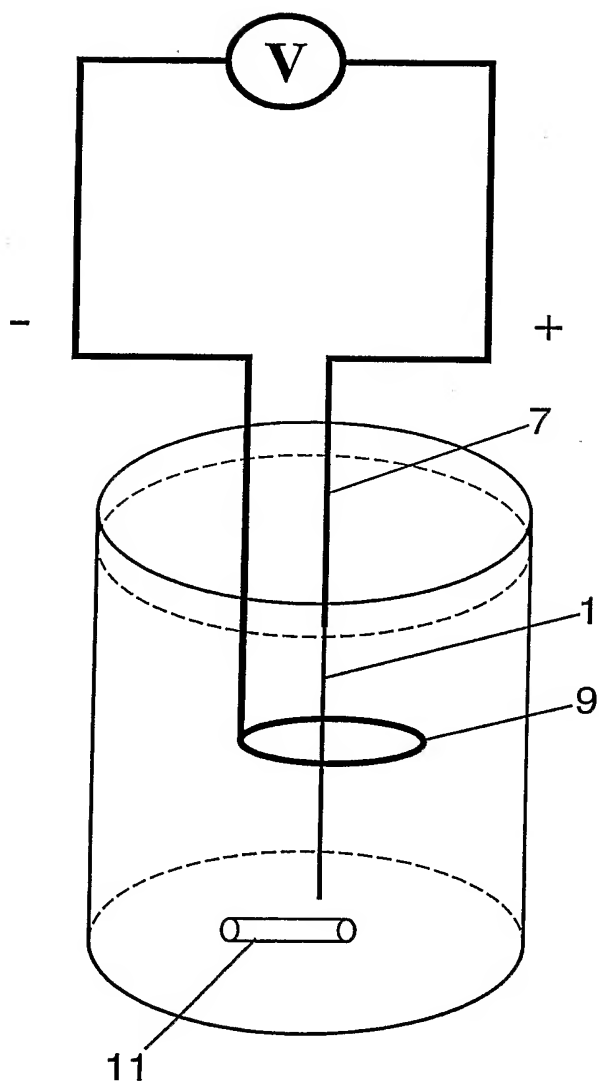


FIG. 2

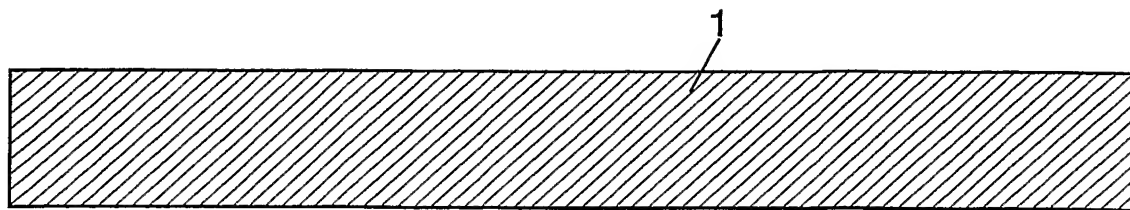


FIG. 3-1

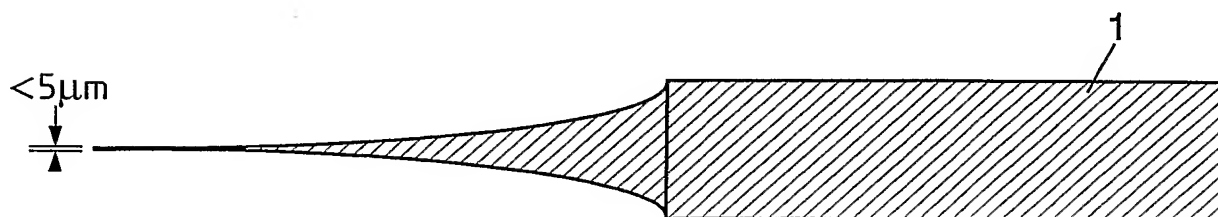


FIG. 3-2

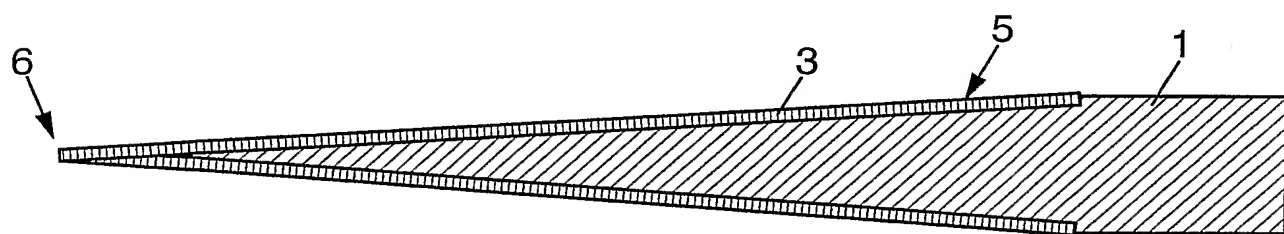


FIG. 3-3

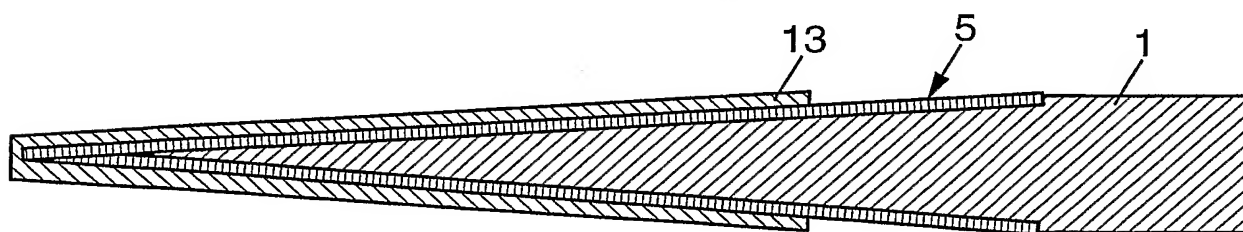


FIG. 3-4

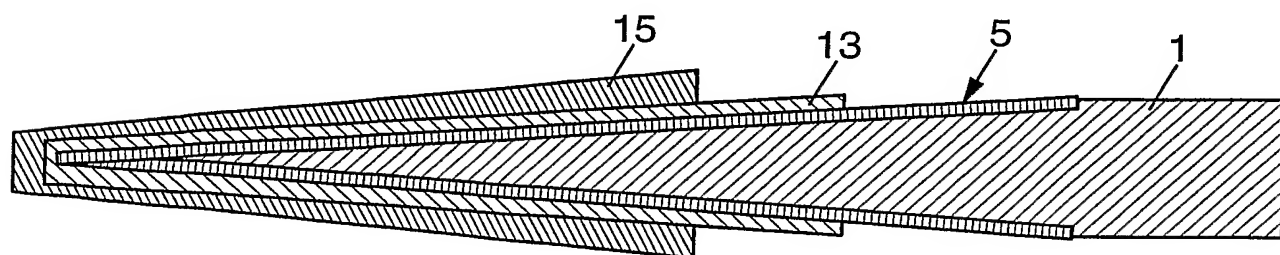


FIG. 3-5

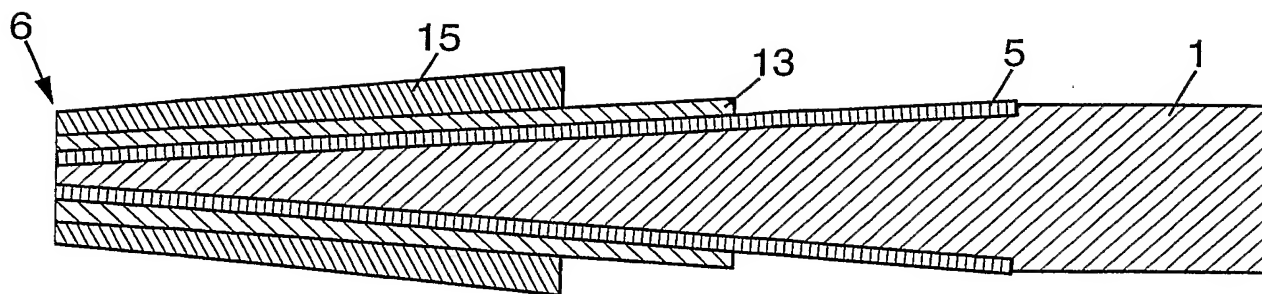


FIG. 3-6

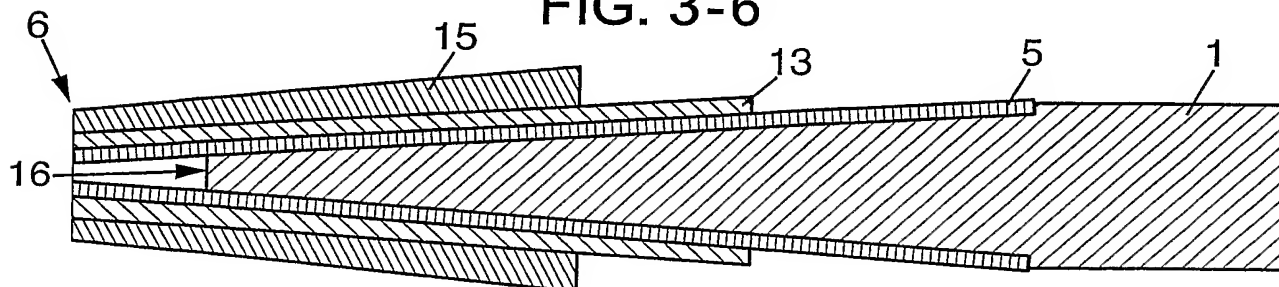


FIG. 3-7

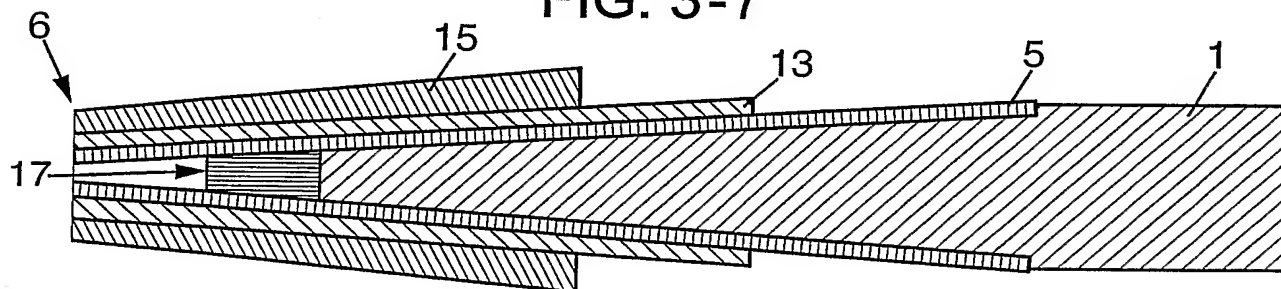


FIG. 3-8

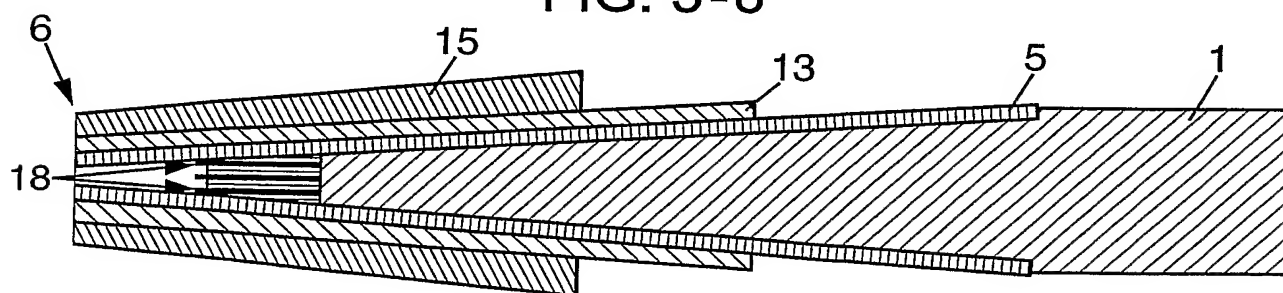


FIG. 3-9

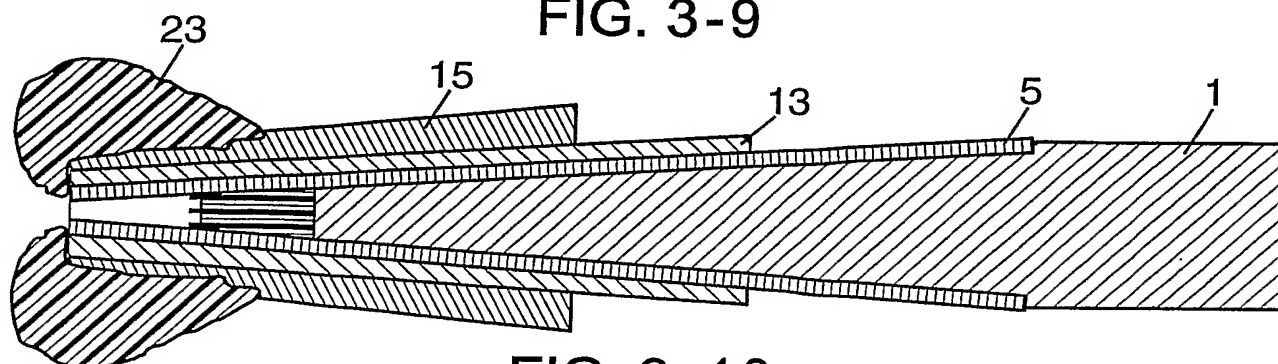


FIG. 3-10

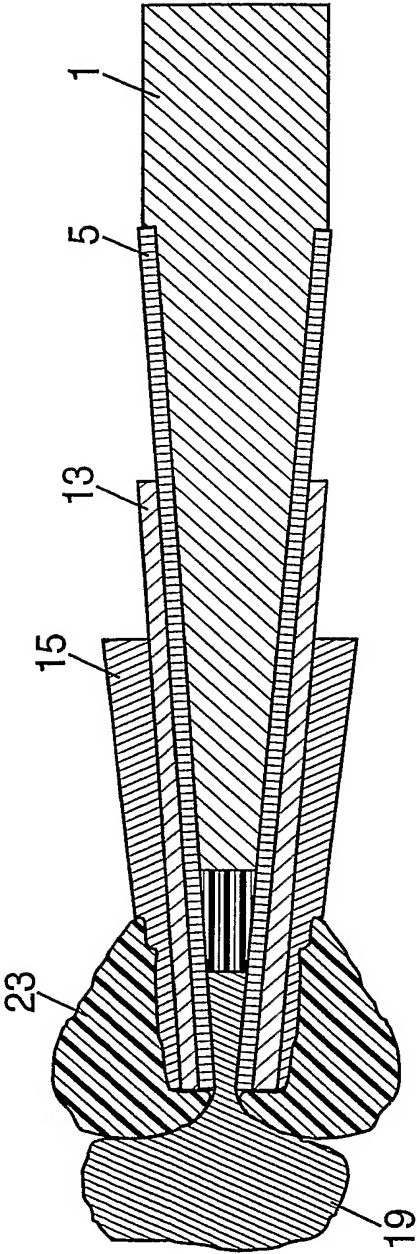


FIG. 3-11

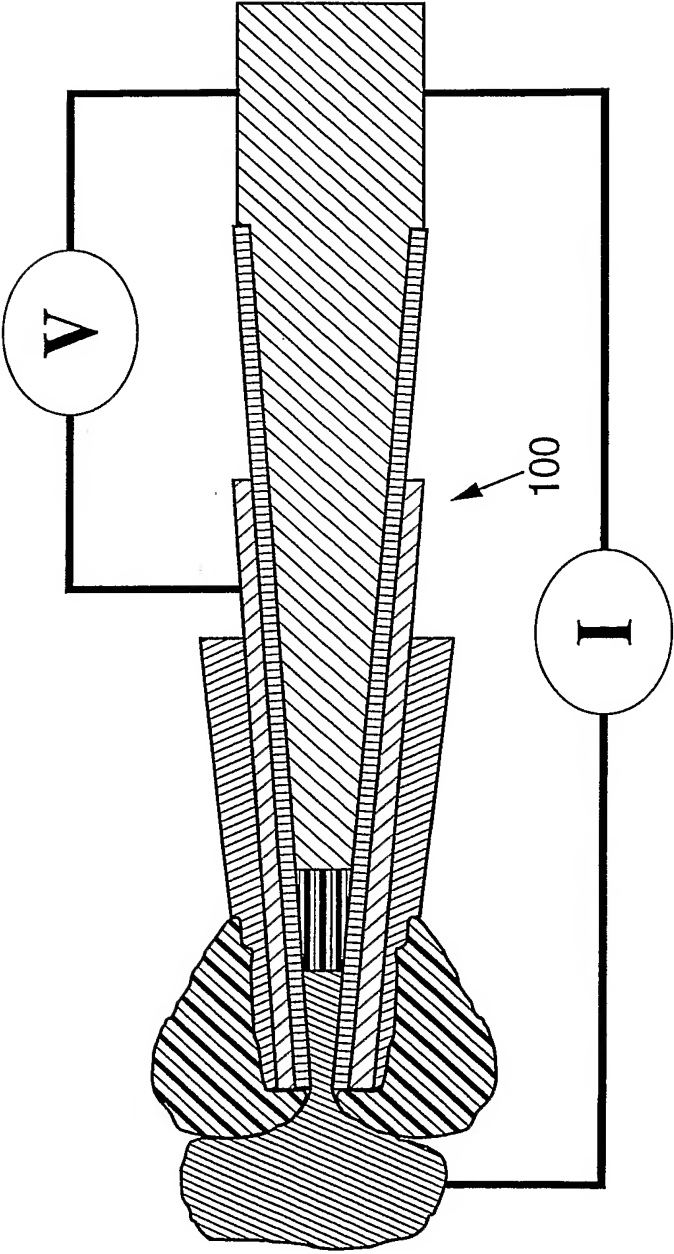


FIG. 3-12

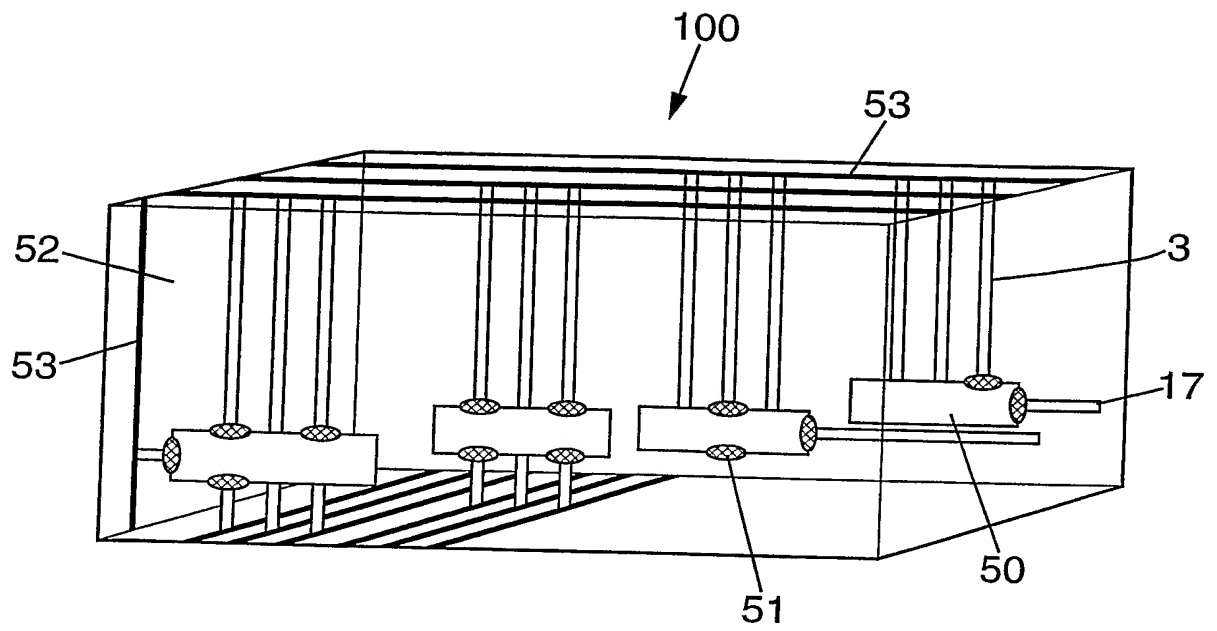


FIG. 4

## INTERNATIONAL SEARCH REPORT

International Application No  
PCT/FR2005/000682

## A. CLASSIFICATION OF SUBJECT MATTER

IPC 7 H01L51/30 H01L29/78 H01L49/00

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

IPC 7 H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practical, search terms used)

EPO-Internal, INSPEC

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	WO 00/51186 A (CLAWSON JOSEPH E JR) 31 August 2000 (2000-08-31) the whole document	1, 19
A	DE 100 36 897 C (INFINEON TECHNOLOGIES AG) 3 January 2002 (2002-01-03) the whole document	1, 19
A	WON BONG CHOI ET AL: "SELECTIVE GROWTH OF CARBON NANOTUBES FOR NANOSCALE TRANSISTORS" ADVANCED FUNCTIONAL MATERIALS, WILEY INTERSCIENCES, WIENHEIM, DE, vol. 13, no. 1, January 2003 (2003-01), pages 80-84, XP001142618 ISSN: 1616-301X the whole document	1, 19

☒ Further documents are listed in the continuation of box C.

☒ Patent family members are listed in annex.

## \* Special categories of cited documents:

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art.
- "&" document member of the same patent family

Date of the actual completion of the international search

22 June 2005

Date of mailing of the international search report

05/07/2005

Name and mailing address of the ISA

European Patent Office, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Authorized officer

Wolfbauer, G



## INTERNATIONAL SEARCH REPORT

International Application No  
PCT/FR2005/000682

## C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	<p>JIN SEUNG LEE ET AL: "Growth of carbon nanotubes on anodic aluminum oxide templates: fabrication of a tube-in-tube and linearly joined tube" CHEMISTRY OF MATERIALS AMERICAN CHEM. SOC USA, vol. 13, no. 7, July 2001 (2001-07), pages 2387-2391, XP008037702 ISSN: 0897-4756 the whole document</p>	1,19
A	<p>WON BONG CHOI ET AL: "ULTRAHIGH-DENSITY NANOTRANSISTORS BY USING SELECTIVELY GROWN VERTICAL CARBON NANOTUBES" APPLIED PHYSICS LETTERS, AMERICAN INSTITUTE OF PHYSICS. NEW YORK, US, vol. 79, no. 22, 26 November 2001 (2001-11-26), pages 3696-3698, XP001066274 ISSN: 0003-6951 figure 2</p>	
A	<p>KLEIN J D ET AL: "Electrochemical fabrication of cadmium chalcogenide microdiode arrays" CHEMISTRY OF MATERIALS USA, vol. 5, no. 7, July 1993 (1993-07), pages 902-904, XP008037640 ISSN: 0897-4756 cited in the application the whole document</p>	
A	<p>HARUYAMA JUNJI ET AL: "Coulomb blockade in a single tunnel junction directly connected to a multiwalled carbon nanotube" APPLIED PHYSICS LETTERS, AMERICAN INSTITUTE OF PHYSICS. NEW YORK, US, vol. 77, no. 18, 30 October 2000 (2000-10-30), pages 2891-2893, XP012026505 ISSN: 0003-6951 the whole document</p>	

# INTERNATIONAL SEARCH REPORT

...formation on patent family members

International Application No

PCT/FR2005/000682

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
WO 0051186	A	31-08-2000	EP 1159761 A1	05-12-2001
			JP 2002538606 A	12-11-2002
			WO 0051186 A1	31-08-2000
DE 10036897	C	03-01-2002	DE 10036897 C1	03-01-2002
			WO 0211216 A1	07-02-2002
			EP 1305834 A1	02-05-2003
			US 2003132461 A1	17-07-2003

# RAPPORT DE RECHERCHE INTERNATIONALE

Demande Internationale No  
PCT/FR2005/000682

**A. CLASSEMENT DE L'OBJET DE LA DEMANDE**  
CIB 7 H01L51/30 H01L29/78 H01L49/00

Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB

**B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE**

Documentation minimale consultée (système de classification suivi des symboles de classement)  
CIB 7 H01L

Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche

Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si réalisable, termes de recherche utilisés)  
EPO-Internal, INSPEC

**C. DOCUMENTS CONSIDERES COMME PERTINENTS**

Catégorie °	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	WO 00/51186 A (CLAWSON JOSEPH E JR) 31 août 2000 (2000-08-31) le document en entier	1, 19
A	DE 100 36 897 C (INFINEON TECHNOLOGIES AG) 3 janvier 2002 (2002-01-03) le document en entier	1, 19
A	WON BONG CHOI ET AL: "SELECTIVE GROWTH OF CARBON NANOTUBES FOR NANOSCALE TRANSISTORS" ADVANCED FUNCTIONAL MATERIALS, WILEY INTERSCIENCES, WIENHEIM, DE, vol. 13, no. 1, janvier 2003 (2003-01), pages 80-84, XP001142618 ISSN: 1616-301X le document en entier	1, 19

☒ Voir la suite du cadre C pour la fin de la liste des documents

☒ Les documents de familles de brevets sont indiqués en annexe

° Catégories spéciales de documents cités:

- \*A\* document définissant l'état général de la technique, non considéré comme particulièrement pertinent
- \*E\* document antérieur, mais publié à la date de dépôt international ou après cette date
- \*L\* document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée)
- \*O\* document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens
- \*P\* document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée

- \*T\* document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention
- \*X\* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément
- \*Y\* document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier
- \*Z\* document qui fait partie de la même famille de brevets

Date à laquelle la recherche internationale a été effectivement achevée

22 juin 2005

Date d'expédition du présent rapport de recherche internationale

05/07/2005

Nom et adresse postale de l'administration chargée de la recherche internationale  
Office Européen des Brevets, P.B. 5818 Patentlaan 2  
NL - 2280 HV Rijswijk  
Tel. (+31-70) 340-2040, Tx. 31 651 epo nl,  
Fax: (+31-70) 340-3016

Fonctionnaire autorisé

Wolfbauer, G

## C.(suite) DOCUMENTS CONSIDERES COMME PERTINENTS

Catégorie	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
A	<p>JIN SEUNG LEE ET AL: "Growth of carbon nanotubes on anodic aluminum oxide templates: fabrication of a tube-in-tube and linearly joined tube"</p> <p>CHEMISTRY OF MATERIALS AMERICAN CHEM. SOC USA, vol. 13, no. 7, juillet 2001 (2001-07), pages 2387-2391, XP008037702 ISSN: 0897-4756 le document en entier</p> <p>-----</p>	1,19
A	<p>WON BONG CHOI ET AL: "ULTRAHIGH-DENSITY NANOTRANSISTORS BY USING SELECTIVELY GROWN VERTICAL CARBON NANOTUBES"</p> <p>APPLIED PHYSICS LETTERS, AMERICAN INSTITUTE OF PHYSICS. NEW YORK, US, vol. 79, no. 22, 26 novembre 2001 (2001-11-26), pages 3696-3698, XP001066274 ISSN: 0003-6951 figure 2</p> <p>-----</p>	
A	<p>KLEIN J D ET AL: "Electrochemical fabrication of cadmium chalcogenide microdiode arrays"</p> <p>CHEMISTRY OF MATERIALS USA, vol. 5, no. 7, juillet 1993 (1993-07), pages 902-904, XP008037640 ISSN: 0897-4756 cité dans la demande le document en entier</p> <p>-----</p>	
A	<p>HARUYAMA JUNJI ET AL: "Coulomb blockade in a single tunnel junction directly connected to a multiwalled carbon nanotube"</p> <p>APPLIED PHYSICS LETTERS, AMERICAN INSTITUTE OF PHYSICS. NEW YORK, US, vol. 77, no. 18, 30 octobre 2000 (2000-10-30), pages 2891-2893, XP012026505 ISSN: 0003-6951 le document en entier</p> <p>-----</p>	

# RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Demande Internationale No  
PCT/FR2005/000682

Document brevet cité au rapport de recherche		Date de publication		Membre(s) de la famille de brevet(s)		Date de publication
WO 0051186	A	31-08-2000	EP	1159761 A1		05-12-2001
			JP	2002538606 A		12-11-2002
			WO	0051186 A1		31-08-2000
<hr/>						
DE 10036897	C	03-01-2002	DE	10036897 C1		03-01-2002
			WO	0211216 A1		07-02-2002
			EP	1305834 A1		02-05-2003
			US	2003132461 A1		17-07-2003
<hr/>						